



San Francisco, 23 de febrero de 2017

VISTO la Resolución C.D. N° 557/2016, la Ordenanza N° 1549/2016 y el proceso de acreditación de carreras de grado solicitado por CONEAU, y

CONSIDERANDO:

Que la Resolución C.D. N° 557/2016 aprueba el modelo de planificación y programa analítico utilizado por la facultad Regional San Francisco.

Que la Ordenanza N° 1549/2016 Reglamento de Estudio para todas las carreras de grado de la UTN, en su artículo 8.2.1 hace referencia que sobre el programa analítico completo de la asignatura, aprobado por el Consejo Directivo, versará la instancia de evaluación final.

Que el sistema de CONEAU Global solicita como anexo en la sección de las materias curriculares de cada carrera, la carga del programa analítico, desprendido de la planificación de la asignatura.

Que la Comisión de Enseñanza evaluó exhaustivamente la propuesta y aconsejó su aprobación.

Que el dictado de la medida se efectúa en uso de las atribuciones otorgadas por el estatuto universitario.

Por ello,

EL CONSEJO DIRECTIVO DE LA FACULTAD REGIONAL SAN FRANCISCO  
UNIVERSIDAD TECNOLÓGICA NACIONAL  
RESUELVE:

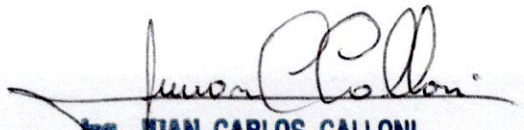
ARTÍCULO 1°.- Aprobar el Programa Analítico de la asignatura Técnicas Digitales I, de la carrera Ing. Electrónica, del Plan 1995, de la Ordenanza N° 1077 del Diseño Curricular, del nivel 2°, cuya carga horaria anual es de 4 hs. y con régimen de dictado Anual, según ANEXO I que se adjunta a la presente.

ARTÍCULO 2°.- Regístrese, comuníquese, cumplido archívese.

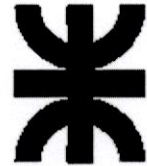
RESOLUCIÓN CD N°: 76 /2017



  
ING. ALBERTO R. TOLOZA  
Decano

  
ING. JUAN CARLOS CALLONI  
Secretaría Académica

**Universidad Tecnológica Nacional  
Facultad Regional  
San Francisco**



**INGENIERÍA ELECTRÓNICA**

**TÉCNICAS DIGITALES I**

**PROGRAMA ANALÍTICO**

## ÍNDICE

ÍNDICE .....	2
UBICACIÓN .....	3
PROGRAMA ANALÍTICO.....	4

## **UBICACIÓN**

Dentro del contexto curricular prescripto se ubica en:

**Carrera:** Ingeniería Electrónica  
**Plan:** 95AD  
**Ordenanza Diseño Curricular:** 1077  
**Bloque:** Tecnologías Básicas  
**Área:** Técnicas Digitales  
**Nivel:** 2  
**Carga Horaria Semanal:** 3Hs  
**Régimen:** Anual

## **PROGRAMA ANALÍTICO**

### **Eje Temático Nº 1: Eje temático 1: Introducción a la Electrónica Digital**

Definición de digital y analógico.  
Sistemas digitales.  
Representación de datos.  
Concepto de bit.  
Representación de situaciones diferentes con una palabra binaria.

### **Unidad Nº 1: Álgebra de Boole – Funciones lógicas**

Álgebra de Boole binaria  
Operaciones básicas AND, OR y NOT.  
Leyes asociativa y distributiva.  
Teoremas de álgebra de Boole  
Identidades AND y OR.  
Teorema de dualidad.  
Teorema de De Morgan  
Lógica combinacional – Funciones lógicas  
Especificación de un problema.  
Tabla de verdad.  
Funciones lógicas equivalentes.  
Función complemento.  
Formas normales de representación de funciones  
Expresión como suma de minitérminos.  
Expresión como producto de maxitérminos.  
Forma canónica de una función  
Conversión entre formas canónicas.  
Expansión a la forma canónica.  
Otras funciones lógicas de dos variables  
Funciones NAND y NOR.  
Funciones OR EXCLUSIVA y NOR EXCLUSIVA  
Implementación de funciones.  
Compuertas lógicas.  
Estructuras de dos niveles AND-OR y OR-AND.

### **Unidad Nº 2: Software de resolución y simulación y síntesis de circuitos digitales**

Programas de diseño y simulación de circuitos digitales ISIS Proteus 8.1.  
Introducción a los lenguajes descriptores de hardware  
Fundamentos del lenguaje VHDL.  
Unidades "ENTITY" y "ARCHITECTURE".  
Entorno de desarrollo para aplicaciones basadas en FPGA's XILINX ISE.



**Eje Temático N° 2: Eje temático 2: Circuitos integrados lógicos**

**Unidad N° 3: Circuitos integrados lógicos.**

Generalidades

Terminología, encapsulados, distribución de pines.

Escalas de integración.

Velocidad, consumo e inmunidad al ruido.

Retardos de propagación, factores de carga.

Familia lógica TTL

Características de la familia TTL.

Subfamilias TTL.

Datos característicos. Hojas de datos.

Familia lógica CMOS

Características de la familia CMOS.

Subfamilias CMOS.

Datos característicos. Hoja de datos.

Dispositivos Lógicos Programables: SPLD, CPLD y FPGA.

**Eje Temático N° 3: Eje temático 3: Lógica combinacional**

**Unidad N° 4: Codificadores, decodificadores, multiplexores y demultiplexores.**

Generalidades codificadores.

Codificadores con prioridad.

Decodificadores

Decodificadores como conversores de códigos.

Decodificadores como generadores de funciones

Decodificadores excitadores

Multiplexores

Multiplexores como generadores de funciones.

Demultiplexores

Modelos de simulación en VHDL

Estilos de representación de un circuito

Estilo estructural

Estilo flujo de datos

Estilo algorítmico.

Ejemplos prácticos de programación en VHDL.

## **Unidad Nº 5: Aritmética binaria: operaciones y circuitos aritméticos.**

Representación de números binarios negativos  
Magnitud verdadera y signo.  
Complemento a 1.  
Complemento a 2.  
Criterio de exceso o sesgo.  
Representación de números con coma flotante.  
Formato estándar IEEE 754.  
Operaciones aritméticas en el sistema binario.  
Suma en complemento a 2.  
Resta en complemento a 2.  
Multiplicación y división binaria.  
Suma BCD.  
Circuito semi-sumador y sumador completo.  
Sumador paralelo.  
Propagación del acarreo. Circuitos generadores rápidos de acarreo.  
Sumador BCD.  
Método de conversión binario a BCD: desplaza y suma 3.  
Circuitos multiplicadores.  
Comparadores binarios.  
Detectores de paridad.  
Unidades aritmético-lógicas ALU.  
Descripción de circuitos aritméticos con VHDL.

## **Eje Temático Nº 4: Eje temático 4: Lógica secuencial**

### **Unidad Nº 6: Circuitos biestables y flip-flops**

Biestables, definición.  
Cerrojo SR con compuertas NAND y NOR.  
Cerrojos sincronizados.  
Cerrojo D (Latch). Celda mínima de memoria.  
Cerrojos sincronizados por flancos (flip-flops).  
Flip-flops  
Flip-flop Master-Slave.  
Flip-Flop JK.  
Flip-Flop de conmutación (Toggle).  
Flip-Flop sensibles a flancos.  
Descripción de flip-flops con VHDL.

### **Unidad Nº 7: Contadores y registros de desplazamiento**

Contadores, generalidades.  
Contador asíncrono  
    Configuración básica.  
    Limitaciones los contadores asíncronos.  
    Divisores de frecuencia.  
    Contadores asíncronos descendentes y reversibles  
    Contadores asíncronos de módulo cualquiera.  
Contador sincrónico  
    Configuración básica.  
    Contador sincrónico reversible.  
    Diseño de contadores sincrónicos de módulo cualquiera.  
Contador Johnson o contador en anillo invertido  
Descripción de contadores con VHDL  
Registros de almacenamiento.  
Registros de desplazamiento.  
Descripción de registros de desplazamiento con VHDL.

### **Unidad Nº 8: Máquinas de estado**

Máquinas de estados  
    Generalidades.  
    Autómata de Mealy y de Moore.  
    Diseño de máquinas de estado simples.  
    Descripción de máquinas de estado con. VHDL

### **Eje Temático Nº 5: Eje temático 5: Memorias semiconductoras**

#### **Unidad Nº 9: Memorias semiconductoras**

Terminología de la memoria.  
Operación general de la memoria.  
Buses de datos, dirección y control.  
Mecanismos de direccionamiento: serie, secuencial, aleatorio y asociativo.  
Organización de las memorias: bancos de registros y bancos de memoria.  
Mapas de memoria.  
Mecanismos de paginación.  
Tecnologías de memorias semiconductoras.  
Memorias ROM  
    Arquitectura de la ROM.  
    Memorias PROM  
    Memorias de sobre todo lectura EPROM, EEPROM y Flash  
    Aplicaciones de la ROM.  
Memorias RAM semiconductoras.  
    RAM estática.  
    RAM dinámica.  
Expansión del tamaño de palabra y de la capacidad.  
Bancos de memoria.  
Memorias de acceso asociativo: memorias caché.



**Eje Temático N° 6: Eje temático 6: Introducción a los microprocesadores**  
**Unidad N° 10: Introducción a la arquitectura de los microprocesadores**

Arquitectura Von Newman  
Arquitectura Harvard  
Estructura interna básica de un microprocesador.  
    Unidad central de proceso  
    Registros internos.  
    Camino de datos.  
    Estructura de buses.  
Ejemplo sencillo de un microprocesador de 8 bits.