



San Francisco, 18 de diciembre de 2024

VISTO la Resolución de Consejo Directivo N° 481/2022, la Ordenanza N° 1549 y el proceso de acreditación de carreras de grado solicitado por CONEAU, y

CONSIDERANDO:

Que la Resolución de Consejo Directivo N° 481/2022 aprueba el nuevo modelo de planificación que incluye el programa analítico utilizado por la Facultad Regional San Francisco.

Que la Ordenanza 1549 Reglamento de Estudio para todas las carreras de grado de la UTN, en su artículo 8.2.1 establece "El programa sobre el cual versará la instancia de evaluación final será el programa analítico completo de la asignatura, aprobado por el Consejo Directivo y vigente al momento de rendir".

Que el sistema de CONEAU Global solicita como anexo en la sección de las materias curriculares de cada carrera, la carga del programa analítico, desprendido de la planificación de la asignatura.

Que el Departamento de Ingeniería Electrónica elevó los programas analíticos de las asignaturas correspondientes al Plan 2023 para su aprobación.

Que la Comisión de Enseñanza del Consejo Directivo de la Facultad Regional San Francisco, analiza la propuesta y avala la solicitud.

Que el dictado de la medida se efectúa en uso de las atribuciones otorgadas por el Estatuto Universitario.


Por ello,

EL CONSEJO DIRECTIVO DE LA FACULTAD REGIONAL SAN FRANCISCO
DE LA UNIVERSIDAD TECNOLÓGICA NACIONAL
RESUELVE:

ARTÍCULO 1°.- Aprobar el Programa Analítico de la asignatura Técnicas Digitales II, de la carrera Ingeniería Electrónica, Plan 2023, Ordenanza N° 1849 del Diseño Curricular, 4º nivel, cuya carga horaria anual es de 5 hs. y con régimen de dictado anual, según ANEXO I que se adjunta a la presente.

ARTÍCULO 2°.- Regístrese, comuníquese, cumplido archívese.

RESOLUCIÓN CD N°: 914/2024


Ing. JUAN C. CALLONI
Secretario
Académico


Ing. Alberta R. TOLOZA
Decano

Carrera:

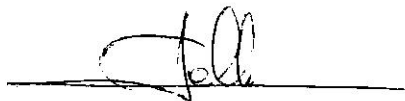
Ingeniería Electrónica

Asignatura

Técnicas Digitales II

PROGRAMA ANALÍTICO

PLAN 2023

A handwritten signature in black ink, appearing to be 'J. J. J.', is written over a horizontal line.

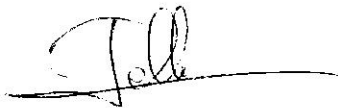
Contenido

1. Datos administrativos de la asignatura 2
2. Programa analítico eje/unidad 3



1. DATOS ADMINISTRATIVOS DE LA ASIGNATURA

Departamento:	Ingeniería Electrónica
Carrera/as:	Ingeniería Electrónica
Asignatura:	Técnicas Digitales II
Nivel de la carrera	Cuarto Nivel
Duración	160 horas cátedras
Bloque curricular:	Tecnologías Aplicadas
Régimen:	Anual
Área:	Técnicas Digitales



2. PROGRAMA ANALÍTICO EJE/UNIDAD

Contenidos mínimos según ordenanza 1849/2022

- Conversores Analógicos/ Digitales y Digitales/ Analógicos.
- Memorias electrónicas.
- Arquitecturas y organización de procesadores.
- Hardware y Software de sistemas embebidos.
- Comunicaciones y protocolos digitales seriales de baja y alta velocidad.
- Introducción a los Sistemas Operativos en Tiempo Real.

PROGRAMA ANALÍTICO

Eje Temático N° 1: MICROPROCESADORES

Unidad N° 1: Arquitectura de microprocesadores

- Estructura general de un microprocesador.
- Arquitectura de microprocesadores, buses.
- Registros Especiales.
- Pila (Stack).
- Interrupciones.
- Modos de Direccionamientos.

Unidad N° 2: Programación de Microprocesadores

- Repertorio de Instrucciones.
- Instrucciones de memoria.
- Instrucciones de puntero de pila y registro índice.
- Instrucciones de transferencia de datos.
- Instrucciones lógicas y de manipulación de bits
- Instrucciones de Bifurcación y salto.
- Interpretación de un programa.
- Utilización de subrutinas.
- Hello Word.

Eje Temático N° 2: Microcontroladores

Unidad N° 3: Arquitectura de Microcontroladores

- Perro guardián.
- Reset
- Bajo Consumo.
- Arquitecturas Von Neumann y Harvard.
- Arquitecturas Cisc y Risc.

- Ciclo de máquina y de ejecución.
- Direccionamiento de memoria.

Unidad N° 4: Acceso a modo registros

- Registros especiales.
- Circuitos de reloj.
- IDE (Entornos de desarrollo Integrado).
- Periféricos de comunicación con el mundo exterior.

Eje Temático N° 3: Muestreo

Unidad N° 5: Muestreo de una señal

- Muestreo de una señal.
- Muestreo, Cuantificación, Digitalización.
- Teorema del Muestreo.
- Importancia del muestreo de señales.
- Reconstrucción de una señal a través de sus muestras.
- Submuestreo.
- Traslape.
- Procesamiento discreto de señales continuas.

Eje Temático N° 4: Conversores A/D – D/A

Unidad N° 6: Conversión de Señales

- Conversor Analógico / Digital.
- Ruido de Cuantización.
- Tensión de Referencia.
- Acondicionamiento de una señal de entrada.
- Distintos tipos de conversores A/D.
 - Conversor R-2R.
 - Sigma – Delta.
 - Aproximaciones Sucesivas.
- Conversor Digital / Analógico.
- Distorsión Armónica.
- Tiempo de establecimiento.
- Distintas tecnologías de conversores D/A.

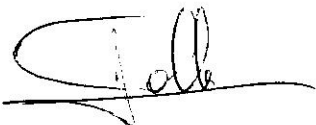
Eje Temático N° 5: Microcontroladores de 32 bits

Unidad N° 7: Arquitectura de Microcontroladores de 32 bits

- Familias de Microprocesadores bits.
- Arquitectura de un microcontrolador de 32 bits.
- Estructura de registros.
- Contador de programa, Link register, punteros a la pila.
- Registros especiales. Modos de trabajo.
- Niveles de privilegio.
- Repertorio de instrucciones.
- Cortex-M3. Ejemplos. Evolución desde ARM7.

Unidad N° 8: Depuración

- Herramientas de depuración incorporadas.
- Halting y stepping, Breakpoints y watchpoints.



- Accesos a memoria y registros. Perfilado y trazado.
- Debug Access Port, Debug Port. Debug Trace Macrocell.
- Interfaz con dispositivos externos de depuración.
- Temporizadores. Reloj de tiempo real y watchdog.
- Programación y empleo en sistemas con interrupciones.
- Manejos de bits. Bit banding e instrucciones específicas.
- Excepciones e Interrupciones. Controlador de interrupciones avanzado NVIC. NMI y soporte de interrupciones vectorizadas.
- Asignación dinámica de prioridades. Enmascarado.
- Latencia. Tablas de vectores. Implementación y uso de la pila en las excepciones.
- Mapa de memoria.
- Unidad de protección de memoria (MPU).
- Pipeline. Buses.

Eje Temático N° 6: Memorias

Unidad N° 9: Tecnologías de Memorias

- Descripción de las memorias. Clasificación.
- Tiempos de acceso. Distintos tiempos intervinientes.
- Memorias dinámicas. Características y circuitos de refresco.
- Memorias EPROM (programación inteligente), EEPROM y flash.
- Programación inteligente.
 - In System Programming.
 - In Application Programming.

Eje Temático N° 7: Conectividad en Sistemas embebidos

Unidad N° 10: Conectividad / Normas-Tecnologías

- Comunicación serie. Necesidad de esta.
- Normas de conexión entre equipos y circuitos asociados. RS232, RS422, RS423, RS485.
- Uso de temporizadores como generadores de baud-rate.
- Modems. Parámetros de programación.
- Programación y códigos AT y registros S. Ejemplos de conexión a microprocesadores y entre módems. Modems internos y externos.
- Líneas conmutadas y líneas dedicadas. Líneas RTS, CTS, DTR y DSR.
- Modems GPRS. Conceptos elementales. Conexión de periféricos intra-placa. I²C y SPI.
- Ejemplos (memorias, procesadores, conversores, etc.). Implementación sobre Cortex M3.

Eje Temático N° 8: Sistemas Operativos en tiempo Real

Unidad N° 11: Sistemas Operativos

- Núcleo de Tiempo Real: Pseudo-kernels, sistemas foreground /background.
- Sistemas manejados por interrupciones: por prevaciado o cooperativos.



- Ventajas y Desventajas de los sistemas sin administrador de Tareas.
- Diferencias entre un sistema operativo tradicional y un RTOs.
- Determinismo.
- Fundamentos teóricos de Sistemas Operativos de Tiempo Real: Planificación de tareas; tipos de planificadores.
Componentes de un sistema de tiempo real.
- Sistemas de tiempo real relajados y estrictos.
- Estados de una tarea. Descriptores de tareas. Creación y eliminación de tareas.
- Asignación de prioridades.
Algoritmos específicos.
Llamadas al sistema.
- Sincronización. Semáforos binarios, contadores y mutex.
- Riesgos de inversión de prioridad.

